

Московский государственный технический университет
имени Н. Э. Баумана

И.А. Васильев, Е.С. Люминарская

**ИССЛЕДОВАНИЕ И ПРОЕКТИРОВАНИЕ
КОМБИНАЦИОННЫХ ЛОГИЧЕСКИХ УСТРОЙСТВ
В ПРОГРАММНОЙ СРЕДЕ MULTISIM**

Учебно-методическое пособие для подготовки к
лабораторной работе по курсу «Электротехника и
электроника»

Москва

(С) 2017 МГТУ им. Н.Э. БАУМАНА

УДК 621.3
ББК 31.2

Рецензент
кандидат технических наук, доцент
О.И. Мисеюк

Васильев И.А., Люминарская Е.С.
Исследование и проектирование комбинационных устройств в программном комплексе Multisim: учебно-методическое пособие для подготовки к лабораторной работе по курсу «Электротехника и электроника» / И.А. Васильев, Е.С. Люминарская — издательство МГТУ им. Н.Э. Баумана, 2017. – 29 с.: ил.

ISBN

Изложены краткие сведения о логических элементах и цифровых схемах логических цепей. Дано описание лабораторной работы. Приведен порядок выполнения работы.

Для студентов 3 и 4 курсов факультетов РК, МТ, СМ, Э МГТУ им. Н.Э. Баумана, изучающих дисциплину «Электротехника и электроника».

Рекомендовано учебно-методической комиссией НУК ФН МГТУ им. Н.Э. Баумана.

УДК 621.3
ББК 31.2

© Васильев И.А., Люминарская Е.С., 2017
© МГТУ им. Н.Э. Баумана, 2017

Оглавление

Предисловие	4
1. Основные теоретические сведения.....	5
1.1. Логические элементы, таблицы истинности, булевы выражения.....	5
1.2. Запись булевых выражений по таблицам истинности.....	8
1.3. Минимизация булевых выражений.....	9
1.4. Перевод логической функции в базис И-НЕ.....	12
2. Методические указания по работе в программной среде <i>MULTISIM</i>	14
3. Задание и порядок выполнения работы.....	19
3.1. Исследование двухвходовых логических элементов.....	19
3.2. Исследование четырехвходового логического устройства.....	20
3.3. Проектирование комбинационного логического устройства в программной среде Multisim.....	21
Требования к отчету.....	25
Заключение.....	26
Вопросы для самоконтроля.....	26
Литература.....	27
Приложение 1.....	28
Приложение 2.....	29

ПРЕДИСЛОВИЕ

Основу всех современных устройств цифровой электроники составляют цифровые схемы логических цепей, составными частями которых являются логические элементы. Изучение простейших логических элементов и более сложных комбинационных логических устройств открывает путь к пониманию принципов работы цифровых приборов.

Выполнение данной лабораторной работы предусмотрено учебным планом дисциплины «Электротехника и электроника» для студентов 3 и 4 курсов факультетов РК, МТ, Э, СМ.

Целью лабораторной работы является исследование и проектирование логических устройств, приобретение навыков разработки указанных устройств в программной среде Multisim.

При исследовании двухвходового и четырехвходового логических элементов необходимо для заданной схемы получить таблицу истинности, записать булево выражение, минимизировать его по карте Карно и записать в базисе И-НЕ. При синтезе комбинационного устройства по заданной таблице истинности необходимо получить выражение в базисе И-НЕ и построить логическую схему.

Приобретаемые умения – анализ и синтез логических схем, построение принципиальной схемы комбинационного логического устройства в программном комплексе Multisim.

Приобретаемые знания – основы функционирования базовых логических элементов; реализация основных и других функций на элементе И-НЕ; запись булевых выражений по таблицам истинности; способы минимизации булевых выражений.

Лабораторная работа

«Исследование и проектирование комбинационных логических устройств в программной среде Multisim»

Цель работы: исследование и проектирование логических устройств, приобретение навыков разработки указанных устройств в программной среде Multisim.

1. ОСНОВНЫЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

1.1 Логические элементы, таблицы истинности, булевы выражения

Логические элементы – это элементарные цифровые устройства, которые используются для обработки информации в цифровой последовательности сигналов высокого – «1» и низкого – «0» уровней.

Техническое выполнение логических элементов осуществляться на реле, транзисторах, диодах и др. В настоящее время широкое распространение получили логические элементы в виде цифровых интегральных микросхем.

Функциональные свойства логических элементов и устройств описываются *таблицей истинности* и *булевым уравнением*. В таблице истинности логического элемента указываются все возможные значения сигнала на выходе для любой комбинации сигналов на входе. Таким образом, таблица истинности дает исчерпывающую характеристику работы логического элемента, т.е. описывает логическую функцию. Логическая функция, представленная символами алгебры Буля, выражается булевым уравнением.

На принципиальной схеме логический элемент принято изображать прямоугольником, внутри которого ставится символ указателя функции. С

левой стороны прямоугольника линиями показываются входы, с правой стороны – выход элемента.

Базовыми логическими элементами являются: И, ИЛИ, НЕ, исключающее ИЛИ (их условные обозначения по ГОСТу приведены в приложении 1). С помощью этих элементов можно реализовать логические функции любой сложности. Может лишь потребоваться большее или меньшее количество логических элементов.

На рис. 1 представлены принципиальные схемы, булевы выражения и таблицы истинности для элементов: И – «конъюнктор», $Y = AB$; ИЛИ – «дизъюнктор», $Y = A + B$; НЕ – инвертор, $Y = \bar{A}$; исключающее ИЛИ, $Y = A \oplus B$.

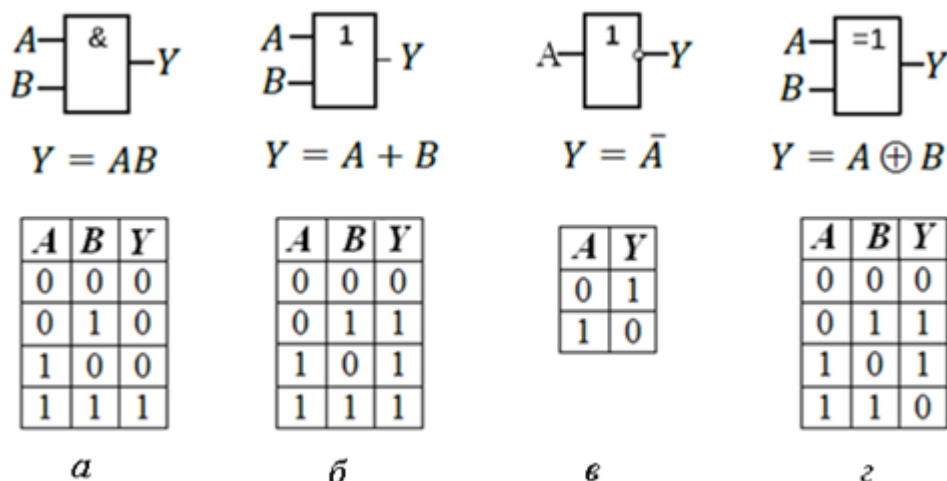


Рис.1. Логические элементы:
а – И; б – ИЛИ; в – НЕ; з – исключающее ИЛИ

К более сложным логическим элементам относятся такие элементы как И-НЕ, ИЛИ-НЕ, исключающее ИЛИ-НЕ. Данные элементы являются комбинацией базовых логических элементов.

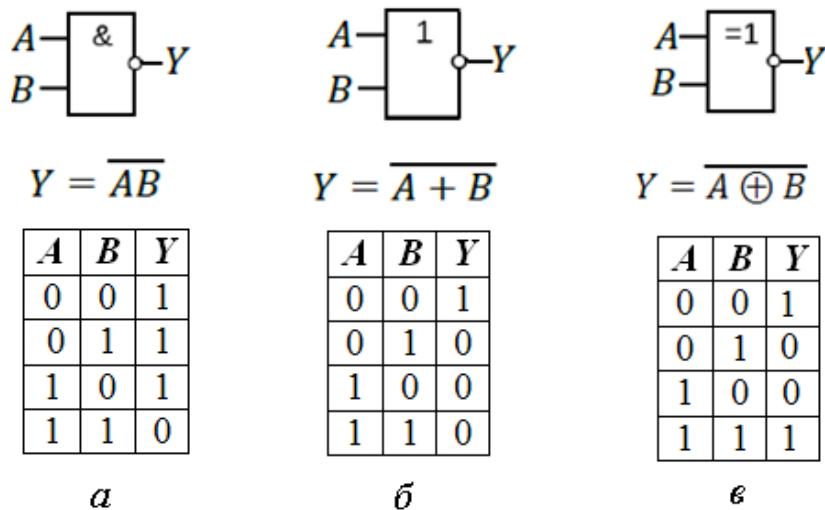


Рис.2. Логические элементы:

a – И-НЕ; *б* – ИЛИ-НЕ; *в* – исключающее ИЛИ-НЕ

На практике часто применяются логические элементы с количеством входов больше двух. На рис. 3 приведены булево выражение, принципиальная схема и таблица истинности элемента ИЛИ с четырьмя входами. Из таблицы истинности видно, что из-за наличия четырех входов число возможных комбинаций A, B, C, D возрастает до 16.

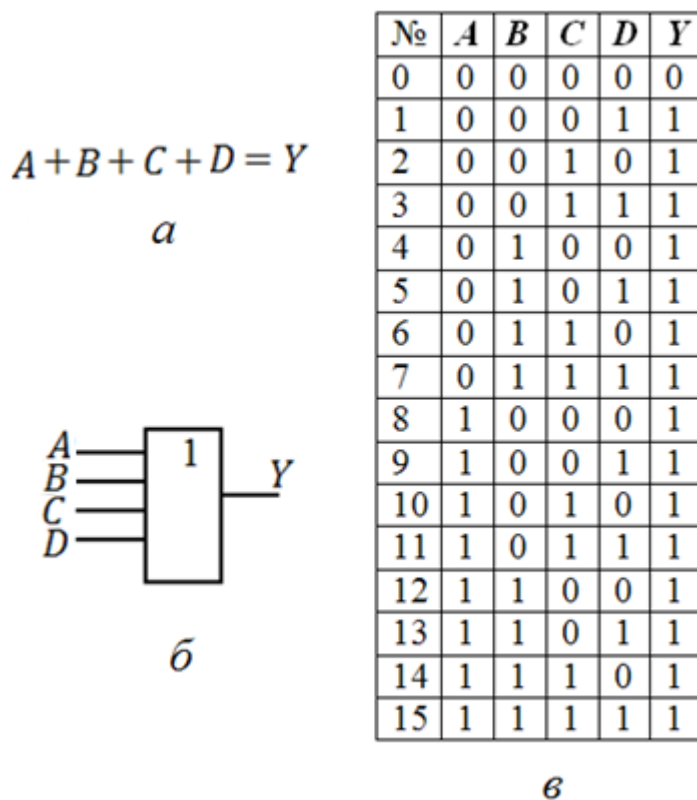


Рис.3. Логический элемент ИЛИ с четырьмя входами:

a – булево выражение, *б* – принципиальная схема, *в* – таблица истинности

1.2 Запись булевых выражений по таблицам истинности

Булевы выражения встречаются в двух основных формах – дизъюнктивной нормальной форме (ДНФ) и конъюнктивной нормальной форме (КНФ). ДНФ представляет собой сумму произведений, КНФ – произведение сумм.

Обратимся к таблице истинности, показанной на рис. 4. Запишем булево выражение для заданной таблицы в ДНФ. В таблице курсивом выделены те строки, в которых комбинации переменных на входе дают единицу на выходе. Представим все указанные единицы в виде произведения всех четырех элементов. Например, при заданных значениях элементов в строке №1 выражение $\bar{A}\bar{B}\bar{C}D$ равно 1. Для оставшихся строк 3, 5, 7, 8, 9 аналогичные выражения имеют вид $\bar{A}\bar{B}CD, \bar{A}B\bar{C}D, \bar{A}BCD, A\bar{B}\bar{C}\bar{D}, A\bar{B}\bar{C}D$. Далее полученные выражения свяжем логической функцией ИЛИ. В результате для приведенной таблицы истинности получим следующее булево выражение

$$\bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}BCD + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D = Y \quad (1)$$

№	A	B	C	D	Y
0	0	0	0	0	0
1	<i>0</i>	<i>0</i>	<i>0</i>	<i>1</i>	<i>1</i>
2	0	0	1	0	0
3	<i>0</i>	<i>0</i>	<i>1</i>	<i>1</i>	<i>1</i>
4	0	1	0	0	0
5	<i>0</i>	<i>1</i>	<i>0</i>	<i>1</i>	<i>1</i>
6	0	1	1	0	0
7	<i>0</i>	<i>1</i>	<i>1</i>	<i>1</i>	<i>1</i>
8	<i>1</i>	<i>0</i>	<i>0</i>	<i>0</i>	<i>1</i>
9	<i>1</i>	<i>0</i>	<i>0</i>	<i>1</i>	<i>1</i>
10	1	0	1	0	0
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

Рис.4. Таблица истинности для построения булева выражения

Иногда приходится выполнять процедуру, обратную рассмотренной, т.е. по булеву выражению восстанавливать таблицу истинности. Запишем таблицу истинности для выражения

$$\bar{A}\bar{C} + ABC = Y \quad (2)$$

В данном примере единицу на выходе должны давать комбинации входных сигналов $\bar{A}\bar{C}$ и ABC . Выражение $\bar{A}\bar{C} = 1$ при $A = C = 0$, а выражение $ABC = 1$ при $A = B = C = 1$. Необходимо отметить, что для комбинации входных сигналов $\bar{A}\bar{C}$ единица на выходе получается вне зависимости от сигнала на входе B . Следовательно, логическая единица для данной комбинации записывается не в одну, а в две строки таблицы с разными значениями сигнала B . Таблица истинности для выражения (2) представлена на рис. 5.

№	A	B	C	Y
0	0	0	0	1
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

Рис. 5. Таблица истинности, построенная на основе булевого выражения

1.3. Минимизация булевых выражений

Логическое устройство, построенное на базе исходного булевого выражения, не является оптимальным с точки зрения количества используемых элементарных элементов. Минимизация булева выражения может быть достигнута при анализе таблицы истинности с помощью теорем булевой алгебры или на основе использования карт Карно.

Рассмотрим минимизацию булевых выражений с помощью теорем булевой алгебры. Эти теоремы отражают связи, существующие между операциями, выполненными над логическими переменными. Основные теоремы представляются следующими выражениями:

1. $x + 0 = x$, $x \cdot 1 = x$;
2. $x + 1 = 1$, $x \cdot 0 = 0$;
3. $x + x = x$, $x \cdot x = x$;
4. $\bar{x} + x = 1$, $x \cdot \bar{x} = 0$ (3)
5. $x_1 + x_0 = x_0 + x_1$, $x_1 \cdot x_0 = x_0 \cdot x_1$;
6. $\overline{x_1 + x_0} = \bar{x}_1 \cdot \bar{x}_0$; $\overline{x_1 \cdot x_0} = \bar{x}_1 + \bar{x}_0$;
7. $x_2 \cdot x_0 + x_1 \cdot x_0 = (x_2 + x_1) \cdot x_0$.

Выражения №6 приведенных формул называют законами де Моргана.

Для минимизации выражения (1) последовательно используем выражения 5, 7, 4, 1

$$\begin{aligned} \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}BCD + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D = \\ \bar{A}\bar{B}(\bar{C} + C)D + \bar{A}B(\bar{C} + C)D + A\bar{B}\bar{C}(\bar{D} + D) = \\ \bar{A}\bar{B} \cdot 1 \cdot D + \bar{A}B \cdot 1 \cdot D + A\bar{B}\bar{C} \cdot 1 = \\ \bar{A}\bar{B}D + \bar{A}BD + A\bar{B}\bar{C}. \end{aligned}$$

В результате получим следующую булеву функцию

$$\bar{A}\bar{B}D + \bar{A}BD + A\bar{B}\bar{C} = Y.$$

Проводим повторную группировку

$$\begin{aligned} \bar{A}\bar{B}D + \bar{A}BD + A\bar{B}\bar{C} = \bar{A}(\bar{B} + B)D + A\bar{B}\bar{C} = \\ \bar{A} \cdot 1 \cdot D + A\bar{B}\bar{C} = \bar{A}D + A\bar{B}\bar{C}. \end{aligned}$$

Таким образом, после минимизации булева функция (1) принимает следующий вид

$$A\bar{B}\bar{C} + \bar{A}D = Y$$

Теперь рассмотрим минимизацию выражения (1) с помощью карт Карно. Карты Карно представляют собой систему графического представления и упрощения булевых выражений.

В карте Карно переменные по горизонтали и вертикали располагаются согласно коду Грея. В коде Грея соседние элементы отличаются только в одном бите. Код Грея для одной переменной A имеет вид 0 1. Для двух переменных AB код Грея – $AB = 00 \ 10 \ 11 \ 01$, что соответствует булевому выражению

$$AB = \bar{A}\bar{B} + \bar{A}B + AB + A\bar{B}$$

В общем случае число квадрантов карт равно числу возможных комбинаций переменных. Выражение (1) имеет четыре элемента A, B, C, D . Таблица истинности для четырех элементов включает 16 возможных комбинаций, которые на рисунке 4 представлены 16 квадрантами карты. Нанесем на карту шесть единиц, которые соответствуют шести слагаемым в заданном булевом выражении. Соседние единицы объединим в группы по две и четыре единицы (рис.6.)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$		1	1	
$\bar{A}B$		1	1	
AB				
$A\bar{B}$	1	1		

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$		1	1	
$\bar{A}B$		1	1	
AB				
$A\bar{B}$	1	1		

Рис.6. Карта Карно

$$\bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}D = Y$$

Количество слагаемых в минимизированном булевом выражении равно числу образовавшихся групп. В верхнем контуре попарно убираем C и \bar{C} , B и \bar{B} . В итоге верхний контур дает член $\bar{A}\bar{D}$. Из нижнего контура убираем D и \bar{D} . После этого в нем остается член $\bar{A}\bar{B}\bar{C}$. В результате упрощенное булево выражение (1) в ДНФ принимает вид

$$\bar{A}\bar{B}\bar{C} + \bar{A}D = Y.$$

При минимизации булевых выражений по карте Карно необходимо объединять в контуры не только соседние, но и крайние члены карты. Например, для булевого выражения

$$\bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}BC + \bar{A}B\bar{C} = Y$$

карта Карно и минимизированное булево выражение имеют следующий вид

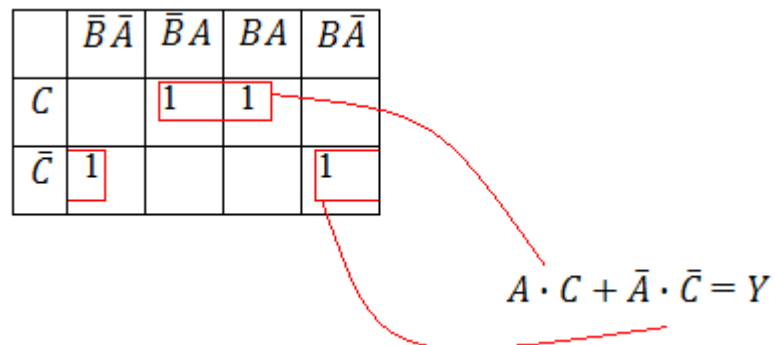


Рис.7. Карта Карно

Для упрощения булевых выражений с двумя, тремя и четырьмя переменными применяют одинаковые процедуры. Необходимо отметить, чем больше единиц объединяется в контуре, тем больше переменных можно опустить.

1.4. Перевод логической функции в базис И-НЕ

Набор логических элементов, способный осуществить все базовые логические операции, называется функционально полным. Логический элемент И-НЕ имеет универсальный характер и эквивалентен полному набору. Один логический элемент И-НЕ позволяет выполнить все перечисленные ниже элементарные логические операции.

Используя выражения № 3, 6 (см. формулы (3)) , можно получить функции, заменяющие элементарные логические операции НЕ, И, ИЛИ:

$$\begin{aligned}\bar{x} &= x \cdot x \\ x \cdot y &= \overline{(\overline{x \cdot y}) \cdot (\overline{x \cdot y})} \\ x + y &= \overline{\overline{x \cdot y}}\end{aligned}$$

Схемы замещения логических элементов НЕ, И, ИЛИ, соответствующие приведенным выражениям, показаны на рис. 8.

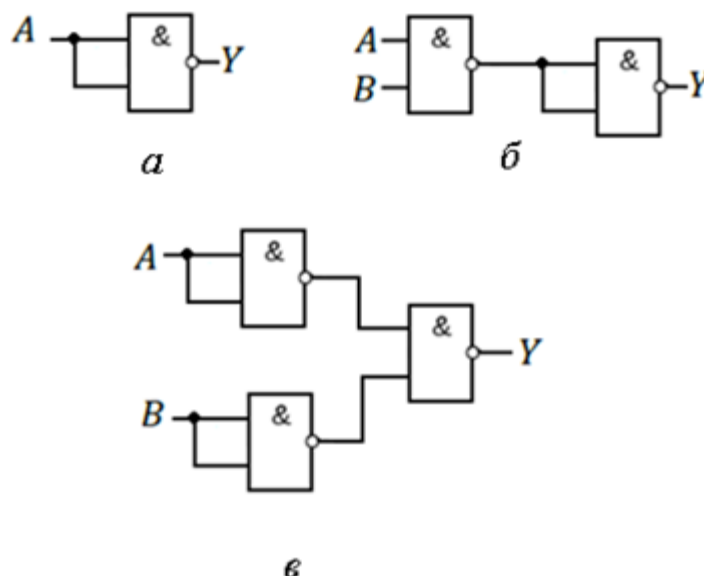


Рис.8. Реализация логических функций на основе замещения логическими элементами И-НЕ:

a – НЕ; *б* – И; *в* – ИЛИ

Рассмотрим построение логической функции $Y = A\bar{B}\bar{C} + \bar{A}D$ с помощью логических элементов И-НЕ. По закону де Моргана исходное выражение представляем следующим образом

$$Y = A\bar{B}\bar{C} + \bar{A}D = \overline{\overline{A\bar{B}\bar{C}}} \cdot \overline{\overline{\bar{A}D}} = \bar{U} \cdot \bar{V},$$

где $U = A\bar{B}\bar{C}$, $V = \bar{A}D$.

Для получения элементов \bar{A} , \bar{B} , \bar{C} , используем схему а), приведенную на рис.8. Логические выражения $\bar{U} = \overline{A\bar{B}\bar{C}}$, $\bar{V} = \overline{\bar{A}D}$ и $Y = \bar{U} \cdot \bar{V}$ реализуются логическими элементами И-НЕ с тремя и двумя входами соответственно. Схема замещения исходного выражения $Y = A\bar{B}\bar{C} + \bar{A}D$ на основе логических элементов И-НЕ приведена на рис. 9.

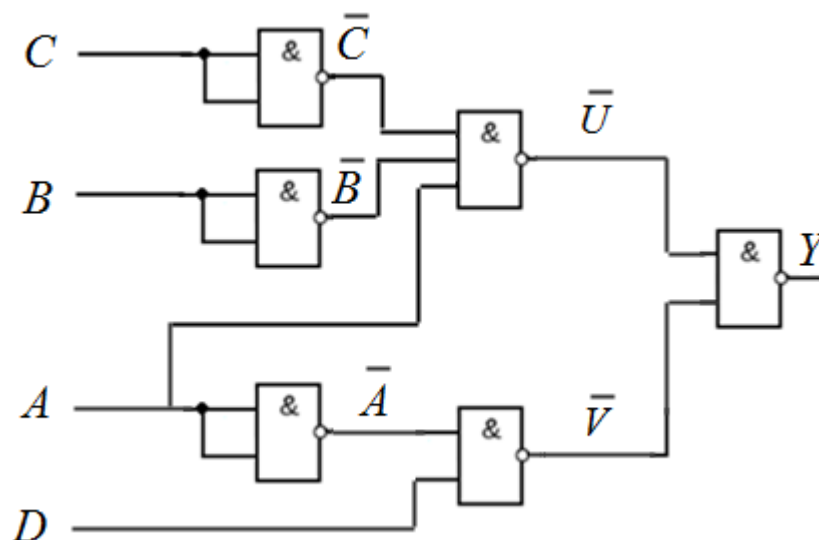


Рис. 9 Реализация выражения $A\bar{B}\bar{C} + \bar{A}D$ логическими элементами И-НЕ

2. Методические указания по работе в программной среде *MULTISIM*

MULTISIM — это известная программа для математического моделирования и анализа работы электрических и электронных схем. В ней содержатся библиотеки различных компонентов (пассивных элементов, источников, диодов, транзисторов, логических элементов, цифровых микросхем и др.), имеется большой набор контрольно-измерительных приборов (вольтметров, амперметров, осциллографов, плоттер Боде и др.). Среда моделирования *MULTISIM* имеет удобный графический интерфейс, проста в изучении и практична в работе.

Для создания схем, исследуемых в данной лабораторной работе, понадобятся следующие компоненты: независимый источник питания, «земля», ключ и индикаторные элементы (лампы). Для выбора компонентов на панели инструментов выбирается вкладка **Place**, в раскрывшемся меню выбирается вкладка **Component** (рис.10). Для удобства работы панель **Component** можно поместить на панель инструментов. Для этого на панели инструментов выбираются вкладки **View – Toolbars – Components** (рис.11).

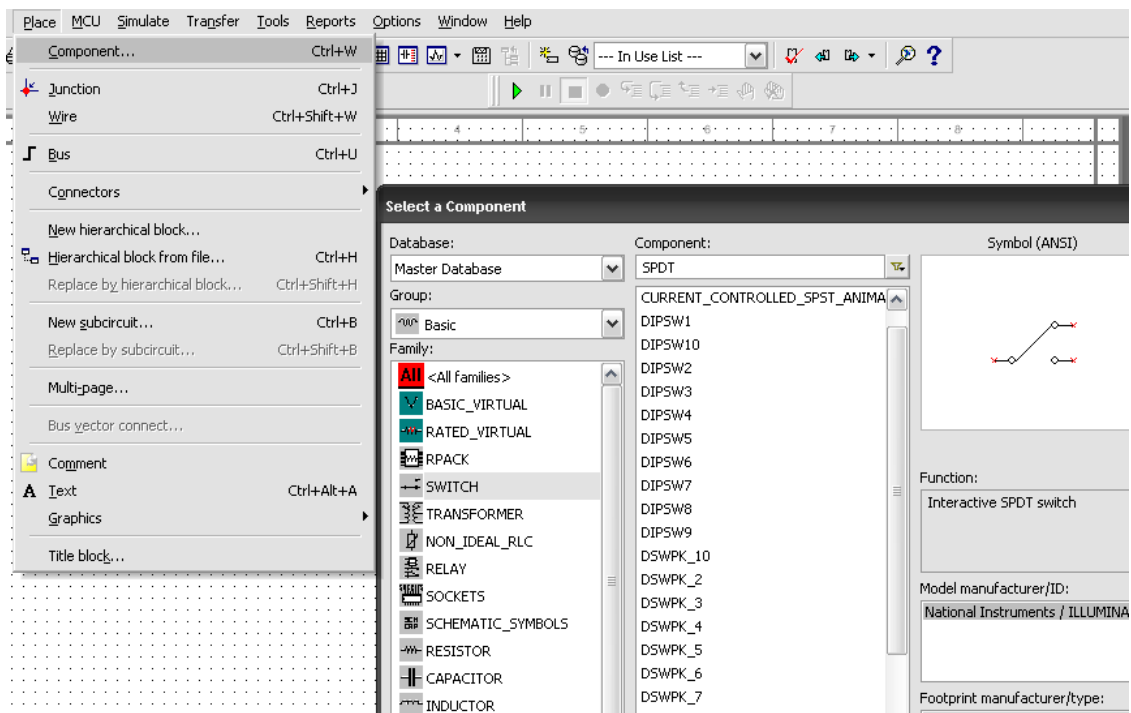


Рис.10. Выбор панели **Component** на панели инструментов

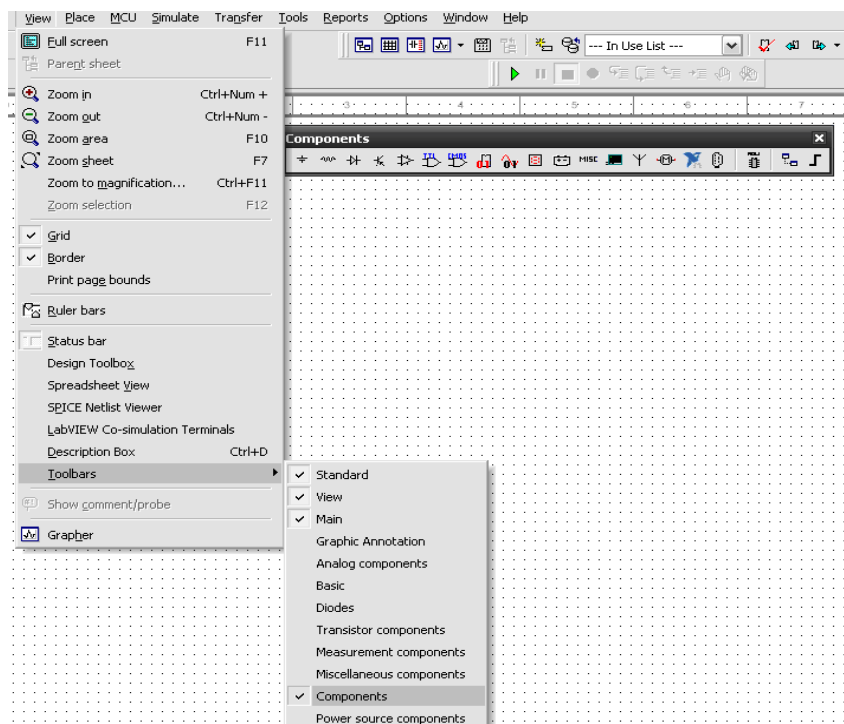


Рис.11. Размещение панели **Component** на панели инструментов

Элемент «земля» находится на панели **Components** во вкладке **Place Source**. После открытия вкладки **Place Source** в диалоговом окне Family выбирается строка **POWER SOURCES**. Далее в диалоговом окне Component выбирается

элемент **DGND** (рис.12). После нажатия кнопки **OK** данный элемент появляется на рабочем поле. Аналогично на рабочее поле помещается независимый источник питания **VCC**.

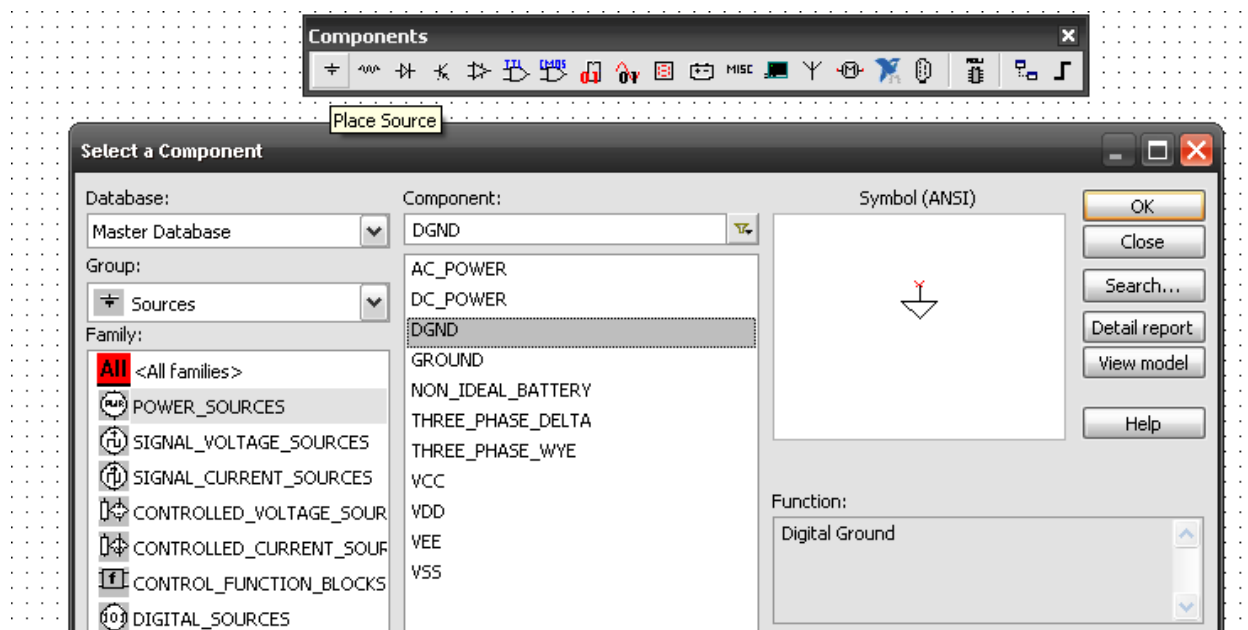


Рис.12. Выбор элемента «земля»

Логический элемент И-НЕ с двумя входами (NAND2) расположен на панели **Components** во вкладке **Misc Digital** и семействе **TIL** (рис.13).

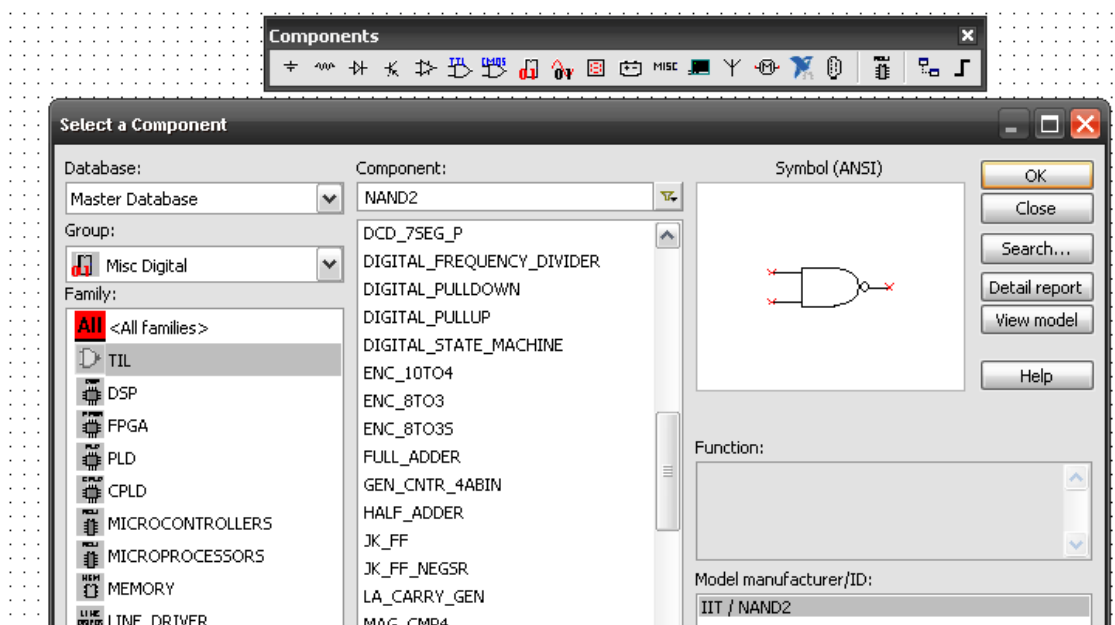


Рис.13. Выбор элемента И-НЕ

Лампы индикаторы расположены на панели Components во вкладке Indicator и семействе PROBE (рис.14).

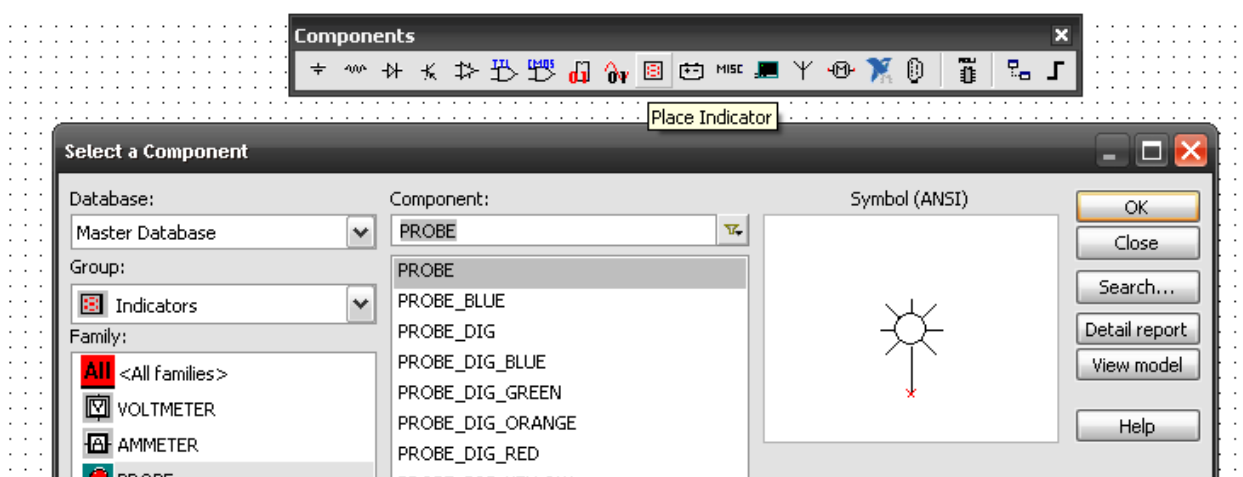


Рис.14 Выбор лампы-индикатора

Ключи расположены на панели Components во вкладке Basic и семействе SWITCH (рис.15). В создаваемых схемах необходимо использовать ключ SPDT.

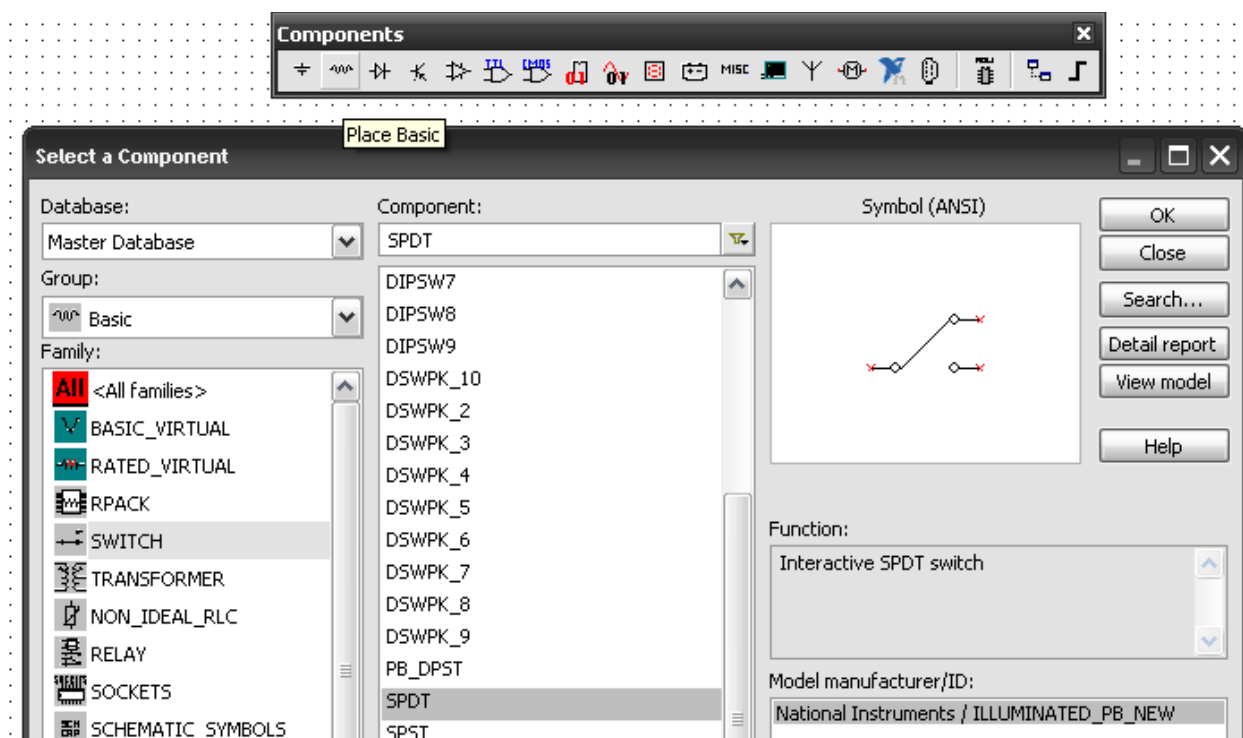


Рис.15 Выбор ключа

Все элементы можно поворачивать для более удобного и наглядного расположения на рабочем поле. Для этого необходимо привести курсор на элемент, и нажать правую кнопку мышки. Появится меню, в котором надо выбрать опцию **Rotate 90 clockwise** для поворота на 90° по часовой стрелке или опцию **Rotate 90 counter clockwise** для поворота на 90° против часовой стрелки.

Размещённые на поле элементы необходимо соединить проводами. Для соединения элементов подведите указатель мыши к выводу элемента. После появления черной точки, обозначающей соединение, подведите указатель мыши к выводу другого элемента. После соединения элементов Вы можете изменить цвет провода. Для этого щелкните мышкой по проводу. После появления окна щелкните на строчку **net color** и выберите нужный цвет, щелкнув мышкой на нем. Для придания проводам промежуточных изгибов, кликните мышкой в местах изгиба.

Для анализа работы собранной схемы ее необходимо запустить. Запуск схемы осуществляется либо нажатием клавиши «Simulation switch» (рис.16), либо с помощью команды RUN, которая находится во вкладке **Simulate** на панели инструментов (рис.17)



Рис.16 Включение схемы с помощью клавиши «Simulation switch»

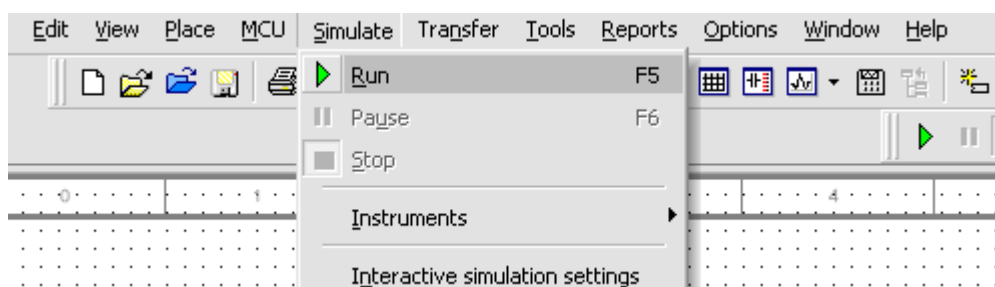


Рис.17 Включение схемы с помощью команды RUN

3. ЗАДАНИЕ И ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

3.1. Исследование двухвходовых логических элементов

Открыть в программном комплексе MULTISIM схемы, представленные на рис.18. Для каждой схемы снять таблицы истинности и заполнить таблицы результатов тестирования.



Схема 1

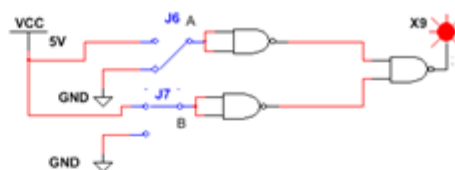


Схема 4

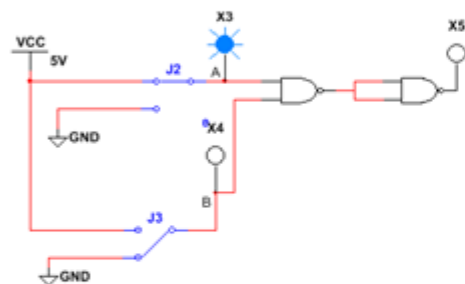


Схема 2

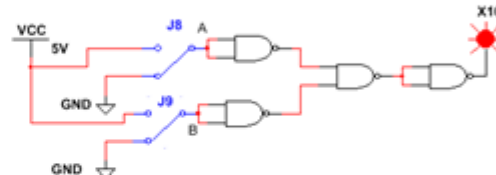


Схема 5

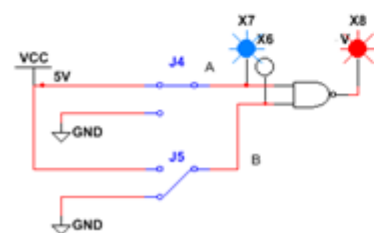


Схема 3

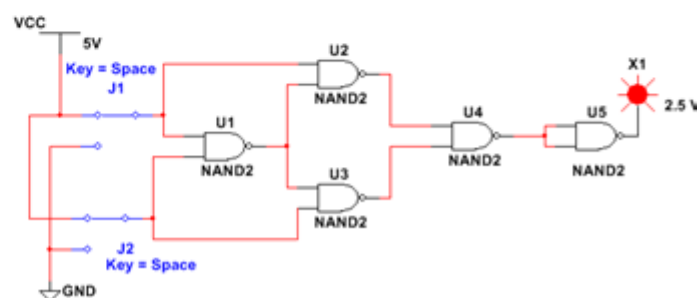


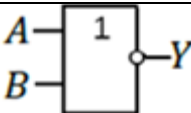
Схема 6

Рис.18 Двухвходовые логические элементы

Например, в результате тестирования схемы получена следующая таблица истинности:

Вход А	Вход В	Выход Х
0	0	1
0	1	0
1	0	0
1	1	0

Тогда для рассматриваемой схемы таблица результатов тестирования будет иметь вид:

Булево выражение	Логическая функция	Условное обозначение
$Y = \overline{A + B}$	ИЛИ-НЕ	

Для тестирования схем применяются переключатели, изменяющие потенциал на соответствующем входе схемы (**GND –ноль, 5V- единица**). Результат тестирования определяется по светимости выходного светодиода (**горит – единица, не горит - ноль**).

3.2 Исследование четырехвходового логического устройства

Порядок выполнения задания.

1. Открыть в программном комплексе Multisim схему, представленную рис. 19.
2. Для представленной схемы снять таблицу истинности.
3. Для полученной таблицы истинности записать булево выражение в ДНФ.
4. Провести минимизацию булева выражения по карте Карно.
5. Перевести минимизированную функцию в базис И-НЕ.
6. В Multisim собрать схему, соответствующую полученной функции в базисе И-НЕ, и проверить таблицу истинности.

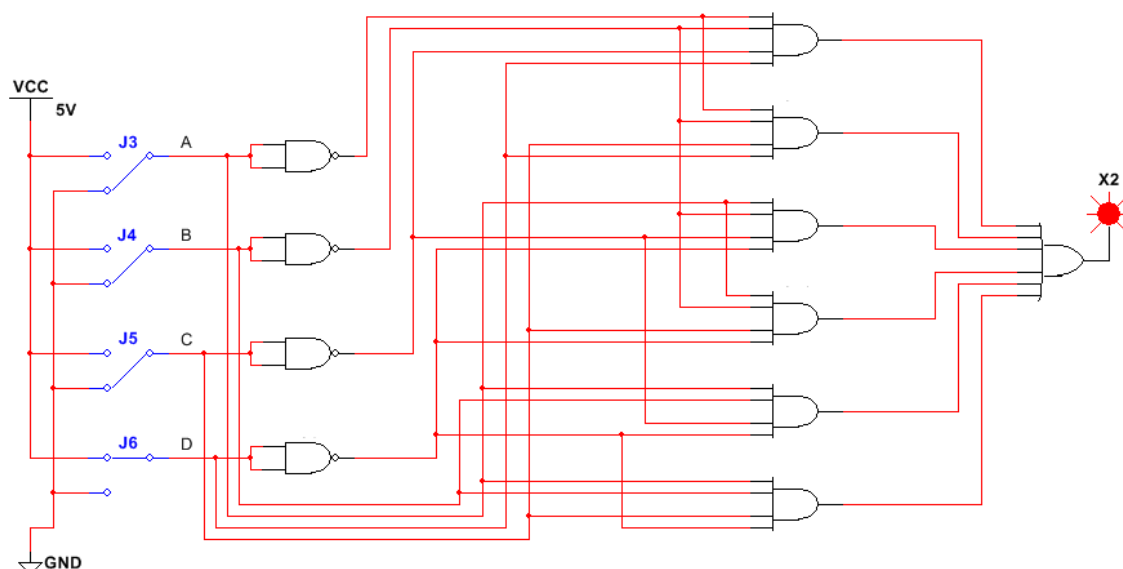


Рис.19 Четырехвходовое логическое устройство

3.3. Проектирование комбинационного логического устройства в программной среде Multisim

Спроектировать в программной среде Multisim комбинационное логическое устройство, показанное на рис.20.

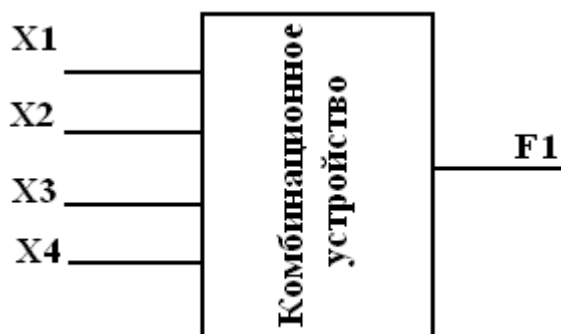


Рис.20 Комбинационное логическое устройство:

X1, X2, X3, X4 – сигналы на входе проектируемого устройства;

F1 – логическая функция на выходе проектируемого устройства

Функция F1 принимает значения логической единицы только при определенных сочетаниях входных сигналов X1, X2, X3, X4. В таблице 4 (Приложение 2) для каждого варианта указаны номера строк в таблице

истинности (таблица 2), в которых функция F1 принимает значения логической единицы. Для остальных строк функция F1 принимает значения логического нуля.

Порядок выполнения задания.

1. Составить таблицу истинности комбинационного логического устройства в соответствии со своим вариантом.

Например, для варианта №1 таблица истинности будет выглядеть следующим образом.

Таблица 2

№	X4	X3	X2	X1	F1
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	0
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	1
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

2. По заданной таблице истинности в программном комплексе Multisim для функции F1 составить булево выражение в ДНФ и минимизировать его.

3. С помощью программного комплекса Multisim перевести минимизированное выражение в базис И-НЕ и построить логическую схему.
4. Синтезировать полученную логическую схему в комбинационное логическое устройство с четырьмя входами X1, X2, X3, X4 и одним выходом F1.
5. Выполнить экспериментальную проверку функционирования устройства.

Описание выполнения задания в Multisim.

Для определения логической функции в ДНФ по таблице истинности, ее минимизации и синтеза в базисах И, ИЛИ, НЕ, И-НЕ используем блок Logic Converter, который находится во вкладках **Simulate – Instruments – Logic Converter** (рис.21).

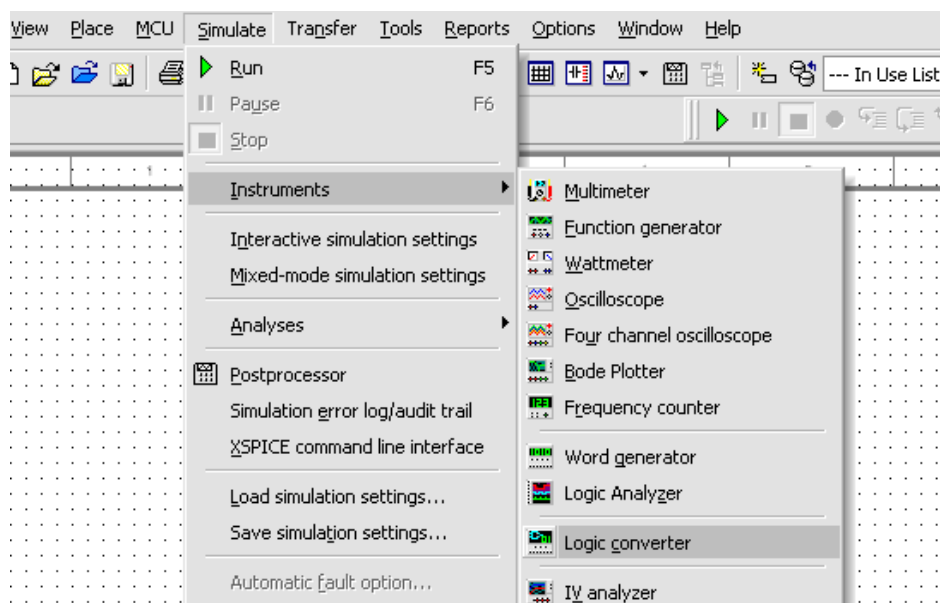



Рис.21 Выбор элемента Logic Converter

Переносим Logic Converter на рабочее поле и открываем его диалоговое окно двойным нажатием левой кнопки мыши. В открывшемся диалоговом окне активируем три переменные A, B, C, D, которые будут соответствовать входным сигналам заданного комбинационного устройства X4, X3, X2, X1

соответственно. Составляем таблицу истинности функции F1. Аналитическую форму функции F1 в ДНФ получаем нажатием кнопки . На рис.22 приведена таблица истинности для функции F1 и ее запись в ДНФ.

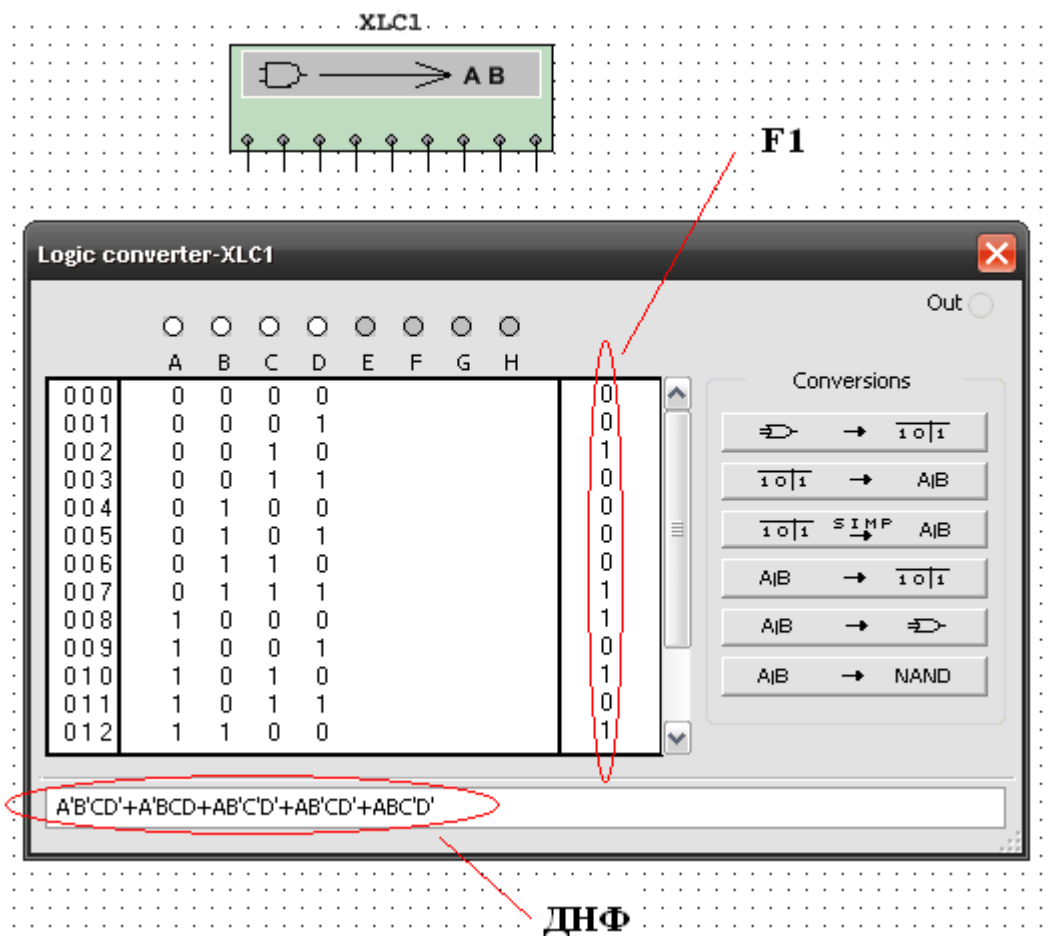
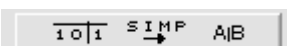
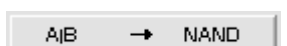


Рис.22. Функция F1 в диалоговом окне элемента Logic Converter

Минимизацию данного выражения проводим нажатием кнопки . Полученная функция приведена на рис. 23.

$$A'BCD + B'CD' + AC'D'$$

Рис.23. Минимизированная функция F1

Построение логической схемы для функции F1 в базисе И-НЕ осуществляем последующим нажатием кнопки . Полученную схему дополняем источником питания, «землей», ключами,

индикаторными элементами (лампами) и проверяем функционирование полученного комбинационного устройства (рис.24). Таблица истинности синтезированного комбинационного устройства должна полностью соответствовать исходной таблице (таблице 2).

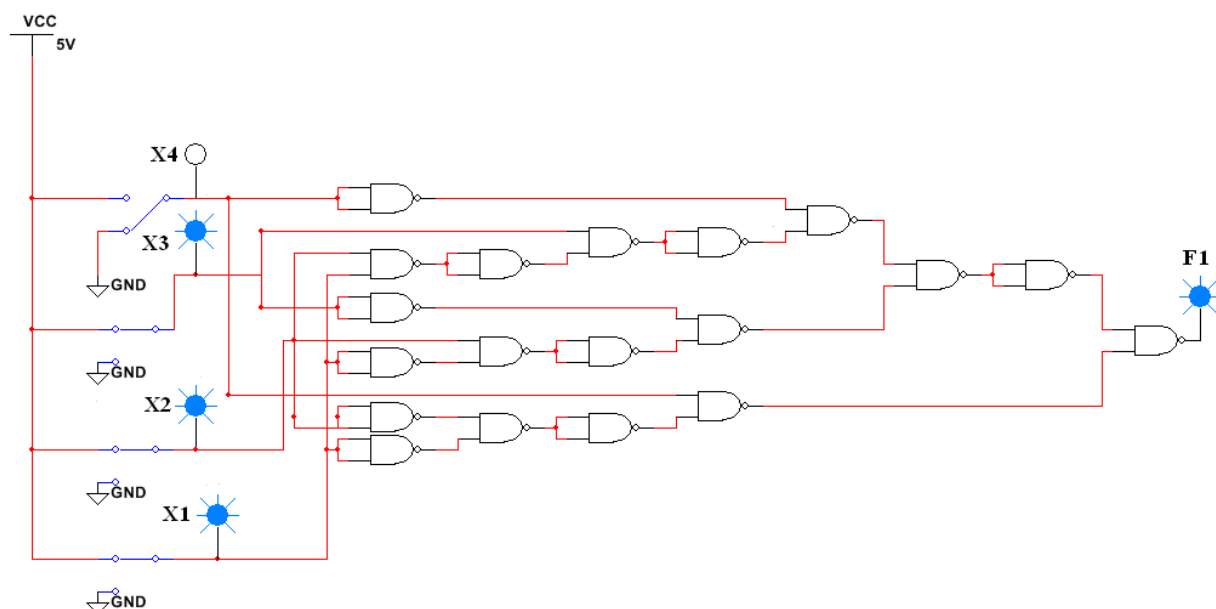


Рис.24. Комбинационное устройство, синтезированное в программном комплексе Multisim.

Требования к отчету

Отчет должен содержать:

- 1) титульный лист;
- 2) описание цели работы;
- 3) конспект теоретической части;
- 4) схемы эксперимента;
- 5) таблицы.

Заключение

Задача синтеза комбинационных логических устройств заключается в построении схемы устройства по заданным условиям его работы при заданном базисе элементов. Условия работы обычно определяются таблицей истинности или булевым уравнением. Проектирование указанных устройств включает следующие этапы: запись булевого выражения по таблице истинности; минимизация полученного выражения; перевод минимизированного булевого выражения в заданный базис и построение логической схемы.

В лабораторной работе для записи логического выражения используется дизъюнктивная нормальная форма, а при проектировании комбинационного устройства применяется базис И-НЕ.

В настоящее время широко используются готовые комбинационные узлы, выполненные в виде интегральных микросхем (ИМС). В промышленности изготавливаются типовые комбинационные схемы: дешифраторы, сумматоры и др. С помощью ИМС можно также строить более сложные логические устройства при меньших затратах.

Вопросы для самоконтроля

1. Что называется логическим элементом. Какие существуют средства описания его функционирования?
2. Какие Вы знаете основные логические операции и осуществляющие их элементы?
3. Что такое базовый набор элементов? В чем состоит универсальный характер элемента И-НЕ?
4. Как записать булево выражение по таблице истинности?
5. Как записать таблицу истинности по булеву выражению?

6. Что такое дизъюнктивная нормальная форма и конъюнктивная нормальная форма булевого выражения?
7. Какие вы знаете способы минимизации булевых выражений?
8. В чем состоит принцип минимизации булевых выражений по карте Карно?
9. Как перевести логическую функцию в базис И-НЕ?
10. Что такое комбинационное устройство?
11. Как построить комбинационное логическое устройство в программном комплексе Multisim?

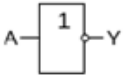
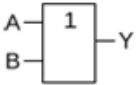
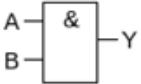
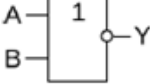
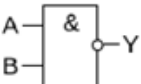

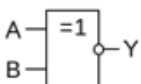
Литература

Основная

1. Бойт К. Цифровая электроника: пер. с нем./ К. Бойт. М.: Техносфера, 2007.
2. Титце У., Шенк К. Полупроводниковая схемотехника: в 2 т.: пер. с нем. – Т.1. / У. Титце, К. Шенк. М.: Додэка – XXI, 2008.

Дополнительная

3. Джонс М.Х. Электроника – практический курс: пер. с англ./ М.Х. Джонс. М.: ПОСТМАРКЕТ, 1999.
4. Токхейм Р. Основы цифровой электротехники: пер с англ. / Р. Токхейм. М.: Мир, 1988.
5. Забродин Ю.С. Промышленная электроника / Ю.С. Забродин. М.: Высш.шк., 1982.

Название	Булева функция	Условное Обозначение ГОСТ
НЕ	$Y = \bar{A}$	
ИЛИ	$Y = A + B$	
И	$Y = AB$	
ИЛИ-НЕ	$Y = \overline{A + B}$	
И-НЕ	$Y = \overline{AB}$	
ИСКЛ.-ИЛИ	$Y = \bar{A}B + A\bar{B}$	
ИСКЛ.-ИЛИ-НЕ	$Y = \overline{\bar{A}B + A\bar{B}}$	

Номер варианта	F1
1	1,3,4,7,13
2	2,7,8,10,12
3	2,4,8,12,13
4	3,6,8,11
5	3,4,9,12,14
6	2,5,9
7	1,2,7,9
8	11,14,15
9	1,3,7,9,12
10	1,5,6,9
11	6,8,14,15
12	3,5,9,14
13	1,4,8,9,10
14	6,10,12
15	5,8,11,15
16	2,7,11,14
17	11,13,14,15
18	2,3,6,7,9
19	5,6,12
20	1,11,14